

(19) Japan Patent Office (JP)

(12) Gazette of Patent Laid-Open Publication (A)

(11) Patent Laid-Open Publication No. H11-177137

(43) Date of Laid-Open Publication: July 2, 1999

5 (51) Int. Cl.<sup>6</sup> ID Code FI  
H 01 L 33/00 H 01 L 33/00 C  
21/301 21/78 B

Request for Examination: Not requested

Number of Claims: 7

10 OL (Total pages: 9)

(21) Patent Application No. H9-345937

(22) Filing Date: December 16, 1997

(71) Applicant: 000226057

Nichia Corporation

15 491-100 Kaminakacho-Oka, Anan-shi,  
Tokushima-ken

(72) Inventor: Hirofumi Shono

c/o Nichia Corporation

491-100 Kaminakacho-Oka, Anan-shi,  
Tokushima-ken

20

(72) Inventor: Tatsunori Toyoda

c/o Nichia Corporation

491-100 Kaminakacho-Oka, Anan-shi,  
Tokushima-ken

25 (54) [Document Name] METHOD OF FABRICATING NITRIDE  
SEMICONDUCTOR ELEMENT

(57) [Abstract]

[Problem] To provide a method of fabricating a nitride semiconductor element that provides a superior yield and superior split-edge smoothness.

5 [Means for solving the problem] The present invention is a method of fabricating a nitride semiconductor element that splits a semiconductor wafer (100) having a nitride semiconductor (102) formed on a substrate (101). In particular, the method is a nitride semiconductor element  
10 fabrication method that comprises a step of forming a groove section (103) in a substrate (101) on at least the side of a first main surface and/or the side of a second main surface of the semiconductor wafer (100) that comprises the first and second main surfaces, a step of  
15 forming a break line (104) in the groove section (103) by means of laser radiation, and a step of separating the semiconductor wafer along the break line (104).

[Claims]

[Claim 1] A method of fabricating a nitride semiconductor  
20 element that splits a semiconductor wafer (100) having a nitride semiconductor (102) formed on a substrate (101) into nitride semiconductor elements (110), characterized by comprising a step of forming a groove section (103) in a substrate (101) on at least the side of a first main  
25 surface and/or the side of a second main surface of the semiconductor wafer (100) that comprises the first and

second main surfaces, a step of forming a break line (104) in the groove section (103) by means of laser radiation, and a step of separating the semiconductor wafer along the break line (104).

5 [Claim 2] The nitride semiconductor element fabrication method according to claim 1, wherein the first main surface (121) is a nitride-semiconductor-deposition-layer side of the semiconductor wafer (100) having a nitride semiconductor formed on only one side of the substrate (101), and the second main surface (111) is a  
10 substrate-exposure-surface side that lies opposite [the first main surface (121)] via the semiconductor wafer.

[Claim 3] The nitride semiconductor element fabrication method according to claim 1, wherein the break line is a  
15 recess (104) formed in the bottom surface of the groove section in the substrate (101).

[Claim 4] The nitride semiconductor element fabrication method according to claim 1, wherein the break line is an affected section (204) formed within the substrate (201).

20 [Claim 5] The nitride semiconductor element fabrication method according to claim 1, wherein the groove section (103) is formed by means of at least one device selected from a diamond scribe, a dicer, an etching device, and a laser beam machine.

25 [Claim 6] The nitride semiconductor element fabrication method according to claim 2, wherein the groove section

(403) is formed in the surface on the side of the first main surface (421), at which the substrate (401) is exposed beforehand.

[Claim 7] The nitride semiconductor element fabrication method according to claim 1, wherein the width of the groove section (103) is between 10  $\mu\text{m}$  and 35  $\mu\text{m}$  and the depth of the groove section (103) is between 3.7  $\mu\text{m}$  and 100  $\mu\text{m}$ .

[Detailed Description of the Invention]

[0001]

[Technical Field to which the Invention belongs]

The present invention relates to a method of fabricating a light-emitting diode or a laser diode capable of emitting ultraviolet to orange light in addition to a group III-V semiconductor element that can be driven even at high temperatures, and, more particularly, relates to a fabrication method that splits a nitride semiconductor element from a semiconductor wafer having a nitride semiconductor laminated on a substrate.

[0002]

[Prior Art]

Nowadays, varieties of semiconductor elements that utilize nitride semiconductors with a high-energy bandgap ( $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{N}$ ,  $0 \leq x$ ,  $0 \leq y$ ,  $x+y \leq 1$ ) are being developed. As examples of devices using nitride semiconductors, light-emitting diodes capable of emitting blue, green and ultraviolet light respectively, and semiconductor lasers

capable of emitting blue-violet light, have been reported. Further, a variety of semiconductor elements that are of high mechanical strength and can be driven stably even at high temperatures, and so forth, may be cited.

5 [0003] Normally, in the case of semiconductor wafers laminated with semiconductor materials such as GaAs, GaP, and InGaAlAs, which are used as semiconductor elements such as LED chips capable of emitting red, orange and yellow light, and so forth, [semiconductor elements] are formed  
10 by breaking the semiconductor elements from the semiconductor wafer as chip shapes by means of a dicer, diamond scriber, and so forth. A dicer is a device that either fully cuts the semiconductor wafer by means of the rotational movement of a disc with a diamond-edged blade,  
15 or scores a groove (full cut) wider than the width of the blade edge and then performs cutting by means of an external force. On the other hand, a diamond scriber is a device that draws extremely narrow lines (scribe lines) in the form of cross cuts, for example, in the semiconductor wafer  
20 by means of a needle that is likewise diamond-tipped, and then performs cutting by means of an external force. Crystals with a zinc blende structure such as GaP, GaAs, and so forth, are cleaved in a '110' direction. Hence, this property can be used to separate a semiconductor wafer of  
25 GaAs, GaAlAs, GaP, or the like, into the desired shape relatively easily.

[0004] However, unlike a semiconductor element of GaAsP, GaP, InGaAlAs, or the like, which is formed on a semiconductor substrate of GaP, GaAlAs or GaAs, in the case of a semiconductor element employing a nitride semiconductor, it is difficult to form a single crystal. In order to obtain a single crystal film of a nitride semiconductor of good crystallinity, formation on a sapphire or spinel substrate takes place via a buffer by using MOCVD, HDVPE, or the like. For this reason, a semiconductor element such as an LED chip must be formed by cutting and separating a nitride semiconductor layer formed on a sapphire substrate or similar to the desired size.

[0005] A nitride semiconductor that is deposited on sapphire, spinel, or the like, has a heteroepitaxial structure. The nitride semiconductor has a very irregular lattice constant and a different thermal expansion coefficient in comparison with a sapphire substrate or similar. Further, the sapphire substrate has a single-crystal structure such as a hexagonal crystal structure and because of this property, possesses no cleavage property. In addition, both the sapphire and nitride semiconductor are extremely hard substances with a Mohs hardness of about 9.

[0006] Therefore, cutting by means of a diamond scribe alone is difficult. Further, when a full cut is made by

means of a dicer, cracks and chipping readily occur in the cut surfaces and hence a clean cut is not possible. In addition, depending on the case, partial detachment of the nitride semiconductor layer from the substrate sometimes occurs.

[0007] For this reason, as the method of splitting the nitride semiconductor wafer into desired chips, a method that makes combined usage of a diamond scriber and dicer, and so forth, as described in Japanese Patent Application Laid Open No. H8-274371 and so forth may be considered. As a specific example, a process for fabricating a nitride semiconductor element is shown in Figs. 5(A) to 5(D). Fig. 5(A) shows a semiconductor wafer 500 having a nitride semiconductor 502 formed on a sapphire substrate 501. Fig. 5(B) shows a step of forming a groove section 503 by means of a dicer (not shown) from the lower surface side of the sapphire substrate 501 to a depth that does not reach the nitride semiconductor 502. Fig. 5(C) shows a step of forming scribe lines 504 in groove sections by means of a diamond scriber. Fig. 5(D) shows a division step of separating the semiconductor wafer 500 into chip shapes 510 after the scribing step. It is thus possible to achieve relatively clean cuts without cracks and chipping occurring in the cut surfaces.

[0008]

[Problems which the Invention is intended to solve]

However, when groove sections 503 that partially thin the thickness of the semiconductor wafer 500 are formed beforehand by means of a dicer or the like and when scribe lines 504 are formed in the groove sections 503 by means of a diamond scribe, the blade edge of the diamond scribe must make contact with the bottom of the groove sections 503.

[0009] That is, the blade edge of the diamond scribe is normally larger than the width of the dicer disk. For this reason, as per Fig. 6, the blade edge 601 of the diamond scribe sometimes fails to reach the bottom surface of the groove section 503 formed in the semiconductor wafer 500.

When the scribe is driven in this state, there is a tendency whereby the desired scribe lines 703 are not formed and distorted scribe lines 704 are formed in the flat surface of the semiconductor wafer, as shown in Fig. 7. In order to prevent this tendency, it is necessary to widen the groove section 503 formed by means of a dicer so that the blade edge of the diamond scribe makes contact with the bottom of the groove section 503. When the groove section 503 is widened, the number of semiconductor elements yielded from the semiconductor wafer is reduced.

[0010] On the other hand, when the groove width is reduced, the depth of the groove section 503 must be shallow so that the blade edge makes contact with the bottom of the groove. When the groove section 503 is shallow, the division



section of the semiconductor wafer is then thicker and there is a tendency for accurate division of the semiconductor wafer to be difficult. There is therefore the problem that smaller nitride semiconductor elements cannot be formed accurately.

[0011] Nowadays, at a time when the accurate formation of smaller nitride semiconductor elements with favorable mass-producibility is desirable, the abovementioned cutting methods are unsatisfactory and there is a demand for superior methods for fabricating nitride semiconductor elements. If the semiconductor wafer can be separated correctly into chip shapes without damaging the crystallinity of the nitride semiconductor, the electrical characteristics, and so forth, of the semiconductor element can be improved. Moreover, productivity is also improved because a multiplicity of semiconductor elements can be obtained from a single semiconductor wafer.

[0012] Therefore, the present invention further reduces the generation of cracks and chipping in the cut surfaces when a nitride semiconductor wafer is split into smaller chip shapes. Further, it is an object of the present invention to provide a fabrication method capable of forming nitride semiconductor elements of favorable mass-producibility that are separated into the desired size and shape with a high yield without damaging the crystallinity of the nitride semiconductor.

[0013]

[Means for Resolving the Problem]

The present invention is a method of fabricating a nitride semiconductor element that splits a semiconductor wafer 100 having a nitride semiconductor 102 formed on a substrate 101 into nitride semiconductor elements 110. In particular, the method is a nitride semiconductor element fabrication method that comprises a step of forming a groove section 103 in a substrate 101 on at least the side of a first main surface and/or the side of a second main surface of the semiconductor wafer 100 that comprises the first and second main surfaces, a step of forming a break line 104 in the groove section 103 by means of laser radiation, and a step of separating the semiconductor wafer along the break line 104.

[0014] In the nitride semiconductor element fabrication method according to claim 2 of the present invention, the first main surface 121 is a nitride-semiconductor-deposition-layer side of the semiconductor wafer 100 having a nitride semiconductor formed on only one side of the substrate 101, and the second main surface 111 is a substrate-exposure-surface side that lies opposite [the first main surface 121] via the semiconductor wafer.

[0015] In the nitride semiconductor element fabrication method according to claim 3 of the present invention, the

break line is a recess 104 formed in the bottom surface of the groove section in the substrate 101.

[0016] In the nitride semiconductor element fabrication method according to claim 4 of the present invention, the break line is an affected section 204 formed within the substrate 201.

[0017] In the nitride semiconductor element fabrication method according to claim 5 of the present invention, the groove section 103 is formed by means of at least one device selected from a diamond scribe, a dicer, an etching device, and a laser beam machine.

[0018] In the nitride semiconductor element fabrication method according to claim 6 of the present invention, the groove section 403 is formed in the surface on the side of the first main surface 421, at which the substrate 401 is exposed beforehand. In the nitride semiconductor element fabrication method according to claim 7 of the present invention, the width of the groove section 103 is between 10  $\mu\text{m}$  and 35  $\mu\text{m}$  and the depth of the groove section 103 is between 3.7  $\mu\text{m}$  and 100  $\mu\text{m}$ .

[0019] [Embodiments of the Invention]

As a result of a variety of experiments, the present inventors arrived at the present invention by discovering that, when a nitride semiconductor element is fabricated, it is possible to fabricate a nitride semiconductor element with superior mass-producibility without damaging the

semiconductor characteristics by radiating a laser beam onto a specified location on the semiconductor wafer.

[0020] The reason why the separated edges of the method of the present invention are formed evenly along break lines is not certain. However, internal stress is generated near the groove section that accompanies the formation of the groove and it is thought that this internal stress and the break lines greatly relate to the shape of the cut edge.

[0021] That is, where a groove section that is scraped mechanically by means of a dicer, diamond scribe, or the like, is concerned, internal stress is generated during formation of the groove section. More particularly, in the step of forming a scribe line by means of a diamond scribe along the bottom surface of a groove section, distortion is also widely amplified beyond the bottom of the groove section by the weight acting on the blade edge of the scribe. As a result, it is thought that, when division is performed by means of a diamond scribe following the formation of the groove section, the edges are not formed as desired due to the stress that is retained within the semiconductor wafer, and the nitride semiconductor wafer cannot be separated more accurately.

[0022] The present invention is not dependent on the internal stress generated by a dicer and generates localized stress that contributes to splitting by means of a laser scribe. Hence, it is considered possible to

fabricate a nitride semiconductor element with clean (smooth) edges and favorable mass-productibility. Further, groove sections, which partially reduce the thickness of the semiconductor wafer, are formed for the separation of the nitride semiconductor elements. By forming break lines that are narrower than the groove sections by means of laser radiation, very thin break lines can be formed deeply at the depth desired and nitride semiconductor elements with favorable mass-productibility can be separated. An example of the fabrication method according to the present invention will be described below.

[0023] For the semiconductor wafer, a nitride semiconductor layer with an LD (laser diode) constitution is formed on a spinel substrate. More specifically, laminated on the spinel substrate are a GaN buffer layer, an n-type GaN contact layer, an n-type AlGa<sub>N</sub> cladding layer, an n-type GaN light guide layer, an InGa<sub>N</sub> active layer, which is a multiquantum well structure doped with Si and in which the In composition is changed, a p-type AlGa<sub>N</sub> capping layer, a p-type GaN light guide layer, a p-type AlGa<sub>N</sub> cladding layer and p-type GaN contact layer. Groove sections are formed vertically and horizontally in the surface of the semiconductor wafer by wet etching the spinel-substrate side of the semiconductor wafer. A CO<sub>2</sub> laser beam is radiated onto the bottom surface of the groove sections such that break lines are formed vertically and

horizontally along the groove sections as affected sections within the spinel substrate. [The semiconductor wafer] is separated up as nitride semiconductor elements through the application of pressure by means of a roller along the break lines. All the edges of the nitride semiconductor elements thus separated are formed cleanly. The apparatus and so forth used in the process of the present invention will be described in detail hereinbelow.

[0024] (Nitride semiconductor wafers) The nitride semiconductor wafers have a nitride semiconductor layer formed on a substrate. For the substrate of the nitride semiconductor, a variety of single crystals of sapphire, spinel, silicon carbide, zinc oxide, gallium nitride, and so forth, may be cited. However, in order to form a nitride semiconductor layer of favorable crystallinity with good mass-productibility, a sapphire substrate, spinel substrate, or the like, is suitably used. The present invention works especially effectively because the sapphire substrate or similar has no cleavage property and is extremely hard.

[0025] The nitride semiconductor ( $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{N}$ ,  $0 \leq x$ ,  $0 \leq y$ ,  $x+y \leq 1$ ) can be formed in a variety of ways by means of MOCVD, HVPE, and so forth. The nitride semiconductor can be used as a semiconductor element by forming a PN junction, PIN junction, or MIS junction in the nitride semiconductor. A variety of junctions such as a homo junction, hetero

junction, and double hetero junction can also be selected for the structure of the semiconductor. Furthermore, the semiconductor layer can also be a single quantum well structure or a multiquantum well structure rendered as a thin film permitting the generation of the quantum effect.

[0026] The nitride semiconductor has a relatively large bandgap and is thermally resistant. Therefore, the nitride semiconductor can be utilized as a variety of semiconductor elements such as light-emitting elements including a light-emitting diode that is capable of emitting light from ultraviolet to red, and a short-wavelength laser that can be used for a DVD or the like, as light-receiving elements such as a light sensor, or a solar cell with a relatively high electromotive force, or as heat-resistant transistors.

[0027] Although a variety of substrate thicknesses can be selected depending on the processing accuracy and output of the laser beam machine, when a large groove (deep groove) is formed by the laser beam, the groove sections and so forth formed by the laser processing are preferably not formed too large from the point of view of the time taken in comparison with [processing by means of] a dicer and the partial destruction caused by heating over a long period and so forth.

[0028] Moreover, with regard to the groove sections formed in the semiconductor wafer by means of a dicer or similar,

the width of the groove sections is preferably 35  $\mu\text{m}$  or less and, more preferably, 30  $\mu\text{m}$  or less from the perspective of forming, with good mass-productibility, groove sections of the desired size and shape and with favorable yield. The groove sections are even more preferably 25  $\mu\text{m}$  or less. There are no particular restrictions on the lower limit [of the width]. However, in cases where [the groove sections] are formed by means of a dicer, when same are made too narrow, there is a tendency according to which it is difficult to form the groove sections narrow and deep because the blade edge then makes little contact. Therefore, the width of the groove sections is preferably 10  $\mu\text{m}$  or more, more preferably 15  $\mu\text{m}$  or more, and even more preferably 20  $\mu\text{m}$  or more. Further, the groove-section depth also depends on the thickness of the semiconductor wafer but is preferably 3.7  $\mu\text{m}$  or more, and more preferably 4.5  $\mu\text{m}$  or more for the sake of mass-productibility and to facilitate division. This width is even more preferably 5.2  $\mu\text{m}$  or more. The upper limit is not especially restricted but is desirably 100  $\mu\text{m}$  or less in consideration of mass-productibility. Similarly, the effect of the present invention is particularly large because scribe lines that contribute to splitting of the semiconductor wafer as per Fig. 6 cannot be formed in the groove sections by means of a diamond scribe in the range where the groove sections have a width of 35  $\mu\text{m}$  or less and a depth of 5.2  $\mu\text{m}$  or more,



more preferably a width of 30  $\mu\text{m}$  or less and a depth of 4.5  $\mu\text{m}$ , and even more preferably a width of 25  $\mu\text{m}$  or less and a depth of 3.7  $\mu\text{m}$  or more.

[0029] Further, methods for merely forming grooves in the nitride semiconductor wafer include wet etching, dry etching, processing by means of a dicer, diamond scribe, or laser beam, and combinations thereof. However, a dicer is preferably used in order to partially reduce the thickness of a semiconductor wafer efficiently while retaining a certain width. More particularly, when groove sections are formed by using a dicer, there is a tendency for a marked difference in the cleanness (smoothness) of the edges when the semiconductor wafer is split into chip shapes. That is, when a comparison is made between a case where the semiconductor wafer is separated by using a laser beam after forming groove sections by using a dicer and a case where the semiconductor wafer is separated by means of a diamond scribe after forming the groove sections by using a dicer, there is a tendency for the separated edges to be formed more cleanly when the recesses are formed by means of the laser beam. There is sometimes a marked discrepancy in this smoothness in the case of an optical design in which a sapphire substrate constituting a translucent insulation layer is used.

[0030] When a sapphire substrate laminated with a nitride semiconductor is separated, the thickness of the thinnest

division section of the nitride semiconductor wafer is preferably 100  $\mu\text{m}$  or less in order to achieve cutting of the cut edges with favorable mass-productibility. When the thickness is 100  $\mu\text{m}$  or less, chipping and so forth is small and division can be performed relatively easily. Furthermore, although there is no particular lower limit for the substrate thickness, when the substrate is quite thin, the semiconductor wafer itself splits readily and mass-productibility is poor. The thickness is therefore preferably 30  $\mu\text{m}$  or more.

[0031] In cases where the nitride semiconductor layer contains a thin film with a single quantum well structure, multiquantum well structure, or similar, the nitride semiconductor layer, which is irradiated with a laser beam beforehand with the object of preventing damage to the semiconductor junction and semiconductor layer caused by laser radiation, can also be removed in advance by etching or the like.

[0032] In the case of a nitride semiconductor wafer for a light-emitting diode, the substrate normally has a thickness from 200 to 500  $\mu\text{m}$ , and a nitride semiconductor layer with a pn junction has a thickness of several  $\mu\text{m}$  to several tens of  $\mu\text{m}$ . Hence, most of the semiconductor wafer is taken up by the thickness of the substrate. The thickness of the substrate can be made thinner by polishing in order to simplify the laser processing. This polishing

may be used to thin the semiconductor wafer after the nitride semiconductor has been formed or the nitride semiconductor can be formed on a substrate that has been polished thin.

5 [0033] Further, it is thought that the nitride semiconductor wafer irradiated with the laser beam becomes the affected section along which the focal-point radiation portion selectively flies or which is an assembly of microscopic microcracks. Further, the break lines  
10 according to the present invention may remove the surface of the groove section in the semiconductor wafer or may form an affected section further within the substrate than the groove. In addition, the present invention may laser-process the center of the total film thickness of the  
15 semiconductor wafer in addition to the laser-processed break lines that are formed near the groove sections.

[0034] (Laser beam machine) The laser beam machine employed by the present invention may be one that is capable of forming the groove sections which are to become the break  
20 lines, affected sections, and so forth. More specifically, a YAG laser, CO<sub>2</sub> laser, excimer laser, or the like, is suitably used. More particularly, the YAG laser is capable of forming break lines with little thermal degradation. Further, the CO<sub>2</sub> laser exhibits superior cutting  
25 performance because of the power same is able to provide.

[0035] The laser beam radiated by the laser beam machine

is one that permits a variety of adjustments to the focal point as desired by means of a lens optical system or similar. Therefore, recesses, affected sections, and so forth, can be formed, without damaging the nitride semiconductor, at an optional focal point on the semiconductor wafer by means of laser radiation. Further, the laser radiation surface can also be adjusted to the desired shape such as a perfect circle shape, an elliptical shape, or a rectangular shape by allowing [the laser beam] passage through a filter, and so forth.

[0036] For the formation of break lines by means of a laser beam machine, the laser radiation device itself may be moved. Alternatively, the scribe lines can be formed by scanning the radiated laser beam alone by means of a mirror or the like. In addition, desired break lines can also be formed by driving a stage that holds the semiconductor wafer in a variety of ways such as up and down, from side to side or through 90 degrees. It is understood that, although this is described in detail in the embodiments of the present invention hereinbelow, the present invention is not limited to or by these embodiments alone.

[0037]

[Embodiment] (First Embodiment) A nitride semiconductor wafer is formed by laminating a nitride semiconductor by using MOCVD onto a substrate 101 of washed sapphire with a thickness of 200  $\mu$ m. The nitride semiconductor is

deposited as a multilayered film that is to serve as a light-emitting element 110 following the splitting of the substrate. First, a buffer layer with a thickness of about 200 angstroms is formed by allowing  $\text{NH}_3$  (ammonia) gas and TMG (trimethyl gallium) gas, which are the source gases, and hydrogen gas, which is the carrier gas, to flow at 510°C.

[0038] Next, after halting the introduction of TMG gas, the temperature of the reactor is set at 1050°C and a GaN layer with a working thickness of approximately 4  $\mu\text{m}$  is formed as an n-type contact layer by allowing  $\text{NH}_3$  (ammonia) gas, TMG gas,  $\text{SiH}_4$  (silane) gas, which is the dopant gas, and hydrogen gas, which is the carrier gas to flow once again.

[0039] For the active layer, once, with the carrier gas alone, the temperature of the reactor has been held at 800°C, an undoped InGaN layer approximately 3 nm thick is deposited by allowing  $\text{NH}_3$  (ammonia) gas, TMG gas, and TMI (trimethyl indium), which are the source gases, and hydrogen gas, which is the carrier gas, to flow.

[0040] In order to form the cladding layer on the active layer, the introduction of source gases is halted and the temperature of the reactor is held at 1050°C, whereupon a GaAlN layer that is approximately 0.1  $\mu\text{m}$  thick is formed as a p-type cladding layer by allowing  $\text{NH}_3$  (ammonia) gas, TMA (trimethyl aluminum) gas, and TMG gas, which are the source gases,  $\text{Cp}_2\text{Mg}$  (cyclopentadienylmagnesium) gas,

which is the dopant gas, and hydrogen gas, which is the carrier gas, to flow.

[0041] Finally, the temperature of the reactor is held at 1050 °C, and a GaN layer that is approximately 0.5 μm thick is formed as a p-type contact layer by allowing NH<sub>3</sub> (ammonia) gas, TMG gas, which are the source gases, Cp<sub>2</sub>Mg gas, which is the dopant gas, and hydrogen gas, which is the carrier gas, to flow. (The p-type nitride semiconductor layer is annealed at 400°C or more).

[0042] A semiconductor wafer, on which a plurality of island-shaped nitride semiconductor layers is formed by etching a semiconductor wafer until the surface of the boundary with the sapphire substrate formed with groove sections is exposed from the side of the nitride semiconductor surface by means of RIE (Reactive Ion Etching), is used. Further, a mask for exposure of pn semiconductors during etching is formed and removed after the etching process. Further, electrodes 120 are formed on the pn semiconductor layers by sputtering (Fig. 1(A)).

[0043] After polishing the sapphire substrate 101 of the nitride semiconductor wafer 100 thus formed to 100 μm, the semiconductor wafer 100 is secured by using a vacuum chuck atop a table that is freely drivable in a horizontal direction such that the sapphire substrate surface 111 of the semiconductor wafer 100 lies at the top. Groove sections 103 are made by forming, vertically and

horizontally, grooves approximately 30  $\mu\text{m}$  wide and approximately 15  $\mu\text{m}$  deep in the bottom surface of the sapphire substrate 101 by moving the stage at a blade rotational speed of 30,000 rpm and a cutting speed of 3 mm/sec.

When viewed from the sapphire-substrate-exposure-surface side 111 of the nitride semiconductor wafer 100, the groove sections 103 are formed substantially in parallel with the etching surface 130 and are formed to establish a size of approximately 300  $\mu\text{m}$  squared for the nitride semiconductor elements to be formed subsequently (Fig. 1(B)).

[0044] Next, only the driver unit such as the blade edge of the dicer is substituted for a YAG laser radiation device capable of radiating a laser beam (356 nm) (not shown).

While the nitride semiconductor wafer 100 is still secured, the laser optical system is adjusted so that the focal point of the laser beam is on the bottom surface of the groove section 103 in the nitride semiconductor wafer. By moving the stage while radiating the adjusted laser beam at 16 J/cm<sup>2</sup>, a recess 104, which is an additional groove approximately 3  $\mu\text{m}$  deep is formed as a break line along the bottom surface of the groove section 103 (Fig 1(C)).

[0045] The nitride semiconductor wafer 100 can be cut and separated by allowing a load provided by a roller (not shown) to act along the break lines. A nitride semiconductor element in which there is no chipping and no

cracks in any of the edges of the separated nitride semiconductor elements 110 can thus be formed (Fig. 1(D)).

[0046] When the LED chips, which are nitride semiconductor elements, are supplied with electrical power, all the LED chips are capable of emitting light and barely any cracks or chipping was produced in the cut edges of the LED chips. The chipping that was produced was extremely small and the yield was 98% or more.

[0047] Therefore, because the formation of the scribe lines is performed by means of a laser beam, unlike cases where a diamond scribe is used, costs arising from variations in the processing accuracy owing to wear and deterioration of the cutter and from exchanging the blade edge can be reduced. The fabrication yield can be raised and shape variations reduced. More particularly, substitution can be reduced and the number of semiconductor elements yielded can be raised.

[0048] (Second Embodiment) Other than the fact that the laser optical system is adjusted to increase the depth of the focal point of the laser radiation device of the first embodiment, the break lines are formed as per the first embodiment. The break lines thus formed are formed as affected sections within the substrate 201 although the recesses are not formed in the groove sections 203 that are to constitute the surface of the substrate 201 (Fig. 2(C)).

[0049] Even when the formation of the break lines is in a



surface within the substrate 201 rather than in the bottom surface of the groove sections 203, a yield substantially the same as that for the LED chip of the first embodiment can be formed.

5 [0050] (Third Embodiment) A nitride semiconductor wafer 300 is formed by laminating a nitride semiconductor by using MOCVD onto a substrate 301 of washed sapphire with a thickness of 150  $\mu\text{m}$ . The nitride semiconductor is deposited on the substrate as a multilayered film. First,  
10 a buffer layer with a thickness of about 200 angstroms is formed by allowing  $\text{NH}_3$  (ammonia) gas and TMG (trimethyl gallium) gas, which are the source gases, and hydrogen gas, which is the carrier gas, to flow at 510°C.

[0051] Next, after halting the introduction of TMG gas, the  
15 temperature of the reactor is set at 1050°C and a GaN layer with a working thickness of approximately 4  $\mu\text{m}$  is formed as an n-type contact layer by allowing  $\text{NH}_3$  (ammonia) gas, TMG gas,  $\text{SiH}_4$  (silane) gas, which is the dopant gas, and hydrogen gas, which is the carrier gas, to flow once again.

20 [0052] For the active layer, once, with the carrier gas alone, the temperature of the reactor has been held at 800°C, an undoped InGaN layer approximately 3 nm thick is deposited by allowing  $\text{NH}_3$  (ammonia) gas, TMG gas, and TMI (trimethyl indium), which are the source gases, and  
25 hydrogen gas, which is the carrier gas, to flow.

[0053] In order to form the cladding layer on the active

layer, the introduction of the source gases is halted and the temperature of the reactor is held at 1050°C, whereupon a GaAlN layer that is approximately 0.1  $\mu\text{m}$  thick is formed as a p-type cladding layer by allowing  $\text{NH}_3$  (ammonia) gas, TMA (trimethyl aluminum) gas, and TMG gas, which are the source gases,  $\text{Cp}_2\text{Mg}$  (cyclopentadienylmagnesium) gas, which is the dopant gas, and hydrogen gas, which is the carrier gas, to flow.

[0054] Finally, the temperature of the reactor is held at 1050 °C, and a GaN layer that is approximately 0.5  $\mu\text{m}$  thick is formed as a p-type contact layer by allowing  $\text{NH}_3$  (ammonia) gas, TMG gas, which are the source gases,  $\text{Cp}_2\text{Mg}$  gas, which is the dopant gas, and hydrogen gas, which is the carrier gas, to flow (Fig. 3(A)). (The p-type nitride semiconductor layer is annealed at 400°C or more).

The semiconductor wafer 300 thus formed is secured by using a vacuum chuck atop a stage that is freely drivable in a horizontal direction such that the surface 321 formed with the nitride semiconductor lies at the top. Vertical and horizontal groove sections 303 are formed by means of a dicer (not shown) in the main surface of the semiconductor wafer 300 from the nitride-semiconductor-deposition-layer side 321 to the substrate 301 at a blade rotational speed of 30,000 rpm and a cutting speed of 3 mm/sec. The groove sections 303 formed by means of the dicer are is 25  $\mu\text{m}$  wide and formed so that the gap between the bottom surface of

the groove section 303 and the sapphire-substrate-exposure-surface side 311 not formed with a nitride semiconductor is substantially uniform at approximately 50  $\mu\text{m}$  (Fig. 3(B)).

5 [0055] Next, only the driver unit such as the blade edge of the dicer is substituted for a YAG laser radiation device capable of radiating a laser beam (356 nm) (not shown). While the nitride semiconductor wafer 300 is still secured, the laser optical system is adjusted so that the focal point  
10 is on the bottom surface of the formed groove section 303. By moving the stage while radiating the adjusted laser beam at 16 J/cm<sup>2</sup>, a recess 304 approximately 3  $\mu\text{m}$  deep is formed as a break line along the groove section 303 (Fig 3(C)).

[0056] The nitride semiconductor wafer 300 can be cut and  
15 separated by allowing a load provided by a roller (not shown) to act along the break lines. A nitride semiconductor element in which there is substantially no chipping or cracks in any of the edges of the separated nitride semiconductor elements 310 can thus be formed (Fig.  
20 3(D)). Barely any cracks or chipping was produced in the cut edges of the nitride semiconductor thus formed.

[0057] (Fourth Embodiment) The sapphire substrate 401 of the semiconductor wafer 400 formed as per the first embodiment is provided with a mirror finish by polishing  
25 the sapphire substrate 401 further to 80  $\mu\text{m}$ . The semiconductor wafer 400 is fixedly placed on a stage (not

shown) as per the third embodiment with the nitride-semiconductor-deposition-layer side 421 lying at the top (Fig 4(A)).

[0058] In the fourth embodiment, groove sections 403 approximately 25  $\mu\text{m}$  wide and approximately 10  $\mu\text{m}$  deep are formed from the nitride-semiconductor-deposition-layer-surface side 421 by means of a dicer along the pre-etched etching surface 430 (Fig. 4(B)).

[0059] Next, only the driver unit such as the blade edge of the dicer is substituted for a YAG laser radiation device (not shown) capable of radiating a laser beam (356 nm). While the nitride semiconductor wafer 400 is still secured, the laser optical system is adjusted so that the focal point is on the bottom surface of the formed groove section 403. By moving the stage while radiating the adjusted laser beam at  $16 \text{ J/cm}^2$ , a recess 404 approximately 3  $\mu\text{m}$  deep is formed as a break line along the groove section 403 (Fig 4(C)).

[0060] The nitride semiconductor wafer 400 can be cut and separated by allowing a load provided by a roller (not shown) to act along the break lines. A nitride semiconductor element 410 in which there is barely any chipping or cracks in any of the separated edges can thus be formed (Fig. 4(D)).

[0061] When the LED chips 410, which are the separated nitride semiconductor elements, are made to conduct

electricity, all the LED chips 410 are capable of emitting light, and a check of the edges thereof reveals barely any chipping or cracks. The yield was 98% or more.

[0062] (Fifth Embodiment) Except for the use of an excimer laser instead of the YAG laser radiation of the first embodiment, the semiconductor wafer is separated to form LED chips as per the first embodiment. As per the first embodiment, all the cut edges of the LED chips thus formed are capable of light emission and have clean surfaces free of chipping and cracks.

[0063] (Comparative Example 1) Other than scribing being repeated three times by means of a diamond scribe along the groove sections rather than by laser processing, the semiconductor wafer is separated as per the first embodiment. The separated nitride semiconductor elements of Comparative Example 1 exhibited partial cracks and chipping. Further, the yield was approximately 75% due to the formation of distorted scribe lines, as shown in Fig 7.

[0064]

[Effects of the Invention]

The present invention forms groove sections that reach the substrate of the semiconductor wafer and forms break lines in these groove sections by means of laser radiation. Thus, highly accurate formation of break lines not subject to processing variations is possible in

narrower and deep groove sections without bringing about deterioration in the processing accuracy arising from blade-edge wear and so forth, and nitride semiconductor elements can be split along the break lines easily and accurately. Hence, products of a uniform shape can be provided and the product yield can be raised.

[0065] Further, processing costs, which arise from the deterioration of the scribe cutter and from exchanging same, as per the prior art, can be reduced by forming break lines contactlessly in the semiconductor wafer by means of laser radiation.

[0066] In addition, by forming groove sections that reach the substrate from the semiconductor layer surface side in the semiconductor wafer from which the nitride semiconductor has been removed beforehand, a highly reliable element can be fabricated without damage to the semiconductor being caused by the formation of groove sections.

[0067] Groove sections narrower in width are made by forming recesses on nitride-semiconductor-deposition-layer-surface side by means of laser radiation. Hence, the number of nitride semiconductor elements yielded from the semiconductor wafer can be raised.

[0068]

[Brief Description of the drawings]

[Fig. 1] Fig. 1 is a schematic partial cross-sectional view of the semiconductor-wafer division method according to the first embodiment of the present invention.

[0069]

5 [Fig. 2] Fig. 2 is a schematic partial cross-sectional view of the semiconductor-wafer division method according to the second embodiment of the present invention.

[0070]

10 [Fig. 3] Fig. 3 is a schematic partial cross-sectional view of the semiconductor-wafer division method according to the third embodiment of the present invention.

[0071]

15 [Fig. 4] Fig. 4 is a schematic partial cross-sectional view of the semiconductor-wafer division method according to the fourth embodiment of the present invention.

[0072]

20 [Fig. 5] Fig. 5 is a schematic partial cross-sectional view of a nitride-semiconductor-wafer cutting method, which is shown for the purpose of a comparison with the present invention.

[0073]

[Fig. 6] Fig. 6 is a schematic partial cross-sectional view of when the nitride semiconductor wafer is cut by means of a diamond scribe.

25 [0074]

[Fig. 7] Fig. 7 is a schematic partial planar view of

distortion that is produced during formation of scribe lines in the nitride semiconductor wafer, which is shown for the purpose of a comparison with the present invention.  
[0075]

5 [Explanation of the reference symbols]

100, 200, 300, 400, 700: semiconductor wafer

101, 201, 301, 401: substrate

102, 202, 402: island-shaped nitride semiconductors

103, 203, 303, 403: groove sections formed in the substrate surface

104, 304, 404: break lines constituting recesses formed in the bottom surface of the groove sections

204: break lines for the affected section formed within the substrate

15 302: nitride semiconductor

110, 210, 310, 410: nitride semiconductor element

111, 311, 411: substrate exposure surface side

120, 220, 420: electrode

121, 321, 421: nitride semiconductor deposition layer side

20 130, 430: etching surface

500, 600: semiconductor wafer

501: substrate

502: nitride semiconductor layer

503, 603: groove sections formed in the sapphire substrate

25 504, 604: scribe lines formed in the bottom surface of the groove sections



510: nitride semiconductor element  
601: blade edge of the diamond scribe  
703: scribe lines formed normally  
704: scribe lines formed with distortion

5

Translator's Notes

5 1. マイクロ・クロック in line 3 of [0033] should probably read  
マイクロ・クラック ('microcracks') and has been rendered as  
such.

10 2. シクロペンタジエルマグシウム in line 5 of [0040] should  
probably read シクロペンタディエニルマグネシウム and has been  
rendered as such.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-177137

(43) 公開日 平成11年(1999) 7月2日

(51) Int.Cl.<sup>6</sup>

H 0 1 L 33/00  
21/301

識別記号

F I

H 0 1 L 33/00  
21/78

C

B

審査請求 未請求 請求項の数 7 O L (全 9 頁)

(21) 出願番号 特願平9-345937

(22) 出願日 平成9年(1997)12月16日

(71) 出願人 000226057

日亜化学工業株式会社  
徳島県阿南市上中町岡491番地100

(72) 発明者 庄野 博文

徳島県阿南市上中町岡491番地100 日亜化学工業株式会社内

(72) 発明者 豊田 達憲

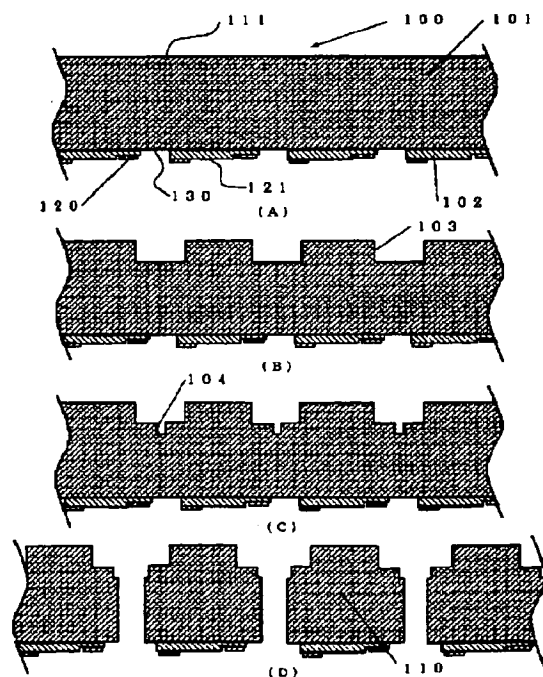
徳島県阿南市上中町岡491番地100 日亜化学工業株式会社内

(54) 【発明の名称】 窒化物半導体素子の製造方法

(57) 【要約】

【課題】 分割端面の平滑性に優れ歩留まりの優れた窒化物半導体素子の製造方法を提供する。

【解決手段】 本発明は、基板(101)上に窒化物半導体(102)が形成された半導体ウェハ(100)を分割する窒化物半導体素子の製造方法である。特に、半導体ウェハ(100)は第1及び第2の主面を有し少なくとも第1の主面側及び/又は第2の主面側の基板(101)に溝部(103)を形成する工程と、溝部(103)にブレイク・ライン(104)をレーザー照射により形成する工程と、ブレイク・ライン(104)に沿って半導体ウェハを分離する工程とを有する窒化物半導体素子の製造方法である。



BEST AVAILABLE COPY

## 【特許請求の範囲】

【請求項 1】基板(101)上に窒化物半導体(102)が形成された半導体ウェハー(100)を窒化物半導体素子(110)に分割する窒化物半導体素子の製造方法であって、

前記半導体ウェハー(100)は第 1 及び第 2 の主面を有し少なくとも該第 1 の主面側及び／又は第 2 の主面側の基板(101)に溝部(103)を形成する工程と、  
該溝部(103)にブレイク・ライン(104)をレーザー照射により形成する工程と、

前記ブレイク・ライン(104)に沿って半導体ウェハーを分離する工程とを有することを特徴とする窒化物半導体素子の製造方法。

【請求項 2】前記第 1 の主面(121)は基板(101)上の一方向のみ窒化物半導体が形成された半導体ウェハー(100)の窒化物半導体積層側であり、前記第 2 の主面(111)は半導体ウェハーを介して対向する基板露出面側である請求項 1 に記載に記載された窒化物半導体素子の製造方法。

【請求項 3】前記ブレイク・ラインは基板(101)の溝部底面に形成された凹部(104)である請求項 1 に記載された窒化物半導体素子の製造方法。

【請求項 4】前記ブレイク・ラインは基板(201)内部に形成された加工変質部(204)である請求項 1 に記載された窒化物半導体素子の製造方法。

【請求項 5】ダイヤモンドスクライバー、ダイサー、エッチング装置、レーザー加工機から選択される少なくとも 1 種によって前記溝部(103)を形成する請求項 1 に記載の窒化物半導体素子の製造方法。

【請求項 6】前記溝部(403)は第 1 の主面側(421)の予め基板(401)が露出された表面に形成される請求項 2 に記載の窒化物半導体素子の製造方法。

【請求項 7】前記溝部(103)の幅が  $10\mu\text{m}$  以上  $35\mu\text{m}$  以下であり、前記溝部(103)の深さが  $3.7\mu\text{m}$  以上  $100\mu\text{m}$  以下である請求項 1 に記載の窒化物半導体素子の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は紫外域から橙色まで発光可能な発光ダイオードやレーザーダイオード、さらには高温においても駆動可能な 3-5 族半導体素子の製造方法に係わり、特に、基板上に窒化物半導体積層された半導体ウェハーから窒化物半導体素子を分割する製造方法に関する。

## 【0002】

【従来技術】今日、高エネルギーバンドギャップを有する窒化物半導体 ( $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{N}$ ,  $0 \leq x$ ,  $0 \leq y$ ,  $x+y \leq 1$ ) を利用した半導体素子が種々開発されつつある。窒化物半導体を利用したデバイス例として、青色、緑色や紫外がそれぞれ発光可能な発光ダイオードや青紫光が発光可能な半導体レーザーが報告されている。さらには高温においても安定駆動可能かつ機械的強

度が高い各種半導体素子などが挙げられる。

【0003】通常、赤色、橙色、黄色などが発光可能な LED チップなどの半導体素子として利用される GaAs、GaP や InGaAlAs などの半導体材料が積層された半導体ウェハーの場合は、半導体ウェハーからダイサーやダイヤモンドスクライバーによりチップ状に切り出され形成される。ダイサーとは刃先をダイヤモンドとする円盤の回転運動により半導体ウェハーをフルカットするか、又は刃先巾よりも広い巾の溝を切り込んだ後(ハーフカット)、外力によりカットする装置である。一方、ダイヤモンドスクライバーとは同じく先端をダイヤモンドとする針により半導体ウェハーに極めて細い線(スクライブ・ライン)を例えば基盤目状に引いた後、外力によってカットする装置である。GaP や GaAs 等のせん亜鉛構造の結晶は、へき開性が「110」方向にある。そのため、この性質を利用して GaAs、GaAlAs、GaP などの半導体ウェハーを比較的簡単に所望形状に分離することができる。

【0004】しかしながら、窒化物半導体を利用した半導体素子は、GaP、GaAlAs や GaAs 半導体基板上に形成させた GaAsP、GaP や InGaAlAs などの半導体素子とは異なり単結晶を形成させることが難しい。結晶性の良い窒化物半導体の単結晶膜を得るためには、MOCVD 法や HDVPE 法などを用いサファイアやスピネル基板など上にバッファーを介して形成させることが行われている。そのため、サファイア基板などの上に形成された窒化物半導体層ごと所望の大きさに切断分離することにより LED チップなど半導体素子を形成させなければならない。

【0005】サファイアやスピネルなどに積層される窒化物半導体はヘテロエピ構造である。窒化物半導体はサファイア基板などとは格子定数不整が大きく熱膨張率も異なる。また、サファイア基板は六方晶系という結晶構造を有しており、その性質上へき開性を有していない。さらに、サファイア、窒化物半導体ともモース硬度がほぼ 9 と非常に硬い物質である。

【0006】したがって、ダイヤモンドスクライバーのみで切断することは困難であった。また、ダイサーでフルカットすると、その切断面にクラック、チッピングが発生しやすく綺麗に切断できなかった。また、場合によっては基板から窒化物半導体層が部分的に剥離する場合があった。

【0007】そのため窒化物半導体ウェハーは所望のチップごとに分割する方法として特開平 8-274371 号などに記載されているようにダイヤモンドスクライバーやダイサーを組み合わせて使用する方法が考えられている。具体的一例として、図 5 (A) から図 5 (D) に窒化物半導体素子を製造する工程を示す。図 5 (A) は、サファイア基板 501 上に窒化物半導体 502 が形成された半導体ウェハー 500 を示す。図 5 (B) はサ

ファイア基板 501 の下面側から窒化物半導体 502 に達しない深さでダイサー（不図）による溝部 503 を形成する工程を示す。図 5 (C) は、溝部にダイヤモンドスクライバーでスクライプ・ライン 504 を形成する工程を示す。図 5 (D) は、スクライプ工程の後、半導体ウエハー 500 をチップ状 510 に分離する分離工程を示してある。これにより、切断面のクラック、チッピングが発生することなく比較的綺麗に切断することができるとされている。

#### 【0008】

【発明が解決しようとする課題】しかしながら、あらかじめダイサーなどで半導体ウエハー 500 の厚みを部分的に薄くさせた溝部 503 を形成し、溝部 503 にダイヤモンドスクライバーでスクライプ・ライン 504 を形成させる場合、ダイヤモンドスクライバーの刃先が溝部 503 の底に接触しなければならない。

【0009】即ち、通常ダイサーの円盤幅よりもダイヤモンドスクライバーの刃先の方が大きい。そのため図 6 の如く、ダイヤモンドスクライバーの刃先 601 が半導体ウエハー 500 に形成された溝部 503 の底面に届かない場合がある。この状態でスクライバーを駆動させると半導体ウエハーの平面では図 7 の如き、所望のスクライプ・ライン 703 が形成されず歪んだスクライプ・ライン 704 が形成される傾向にある。これらを防止する目的でダイヤモンドスクライバーの刃先が溝部 503 の底に接触するためにはダイサーで形成した溝部 503 の幅を広くする必要がある。溝部 503 が広がると半導体ウエハーからの半導体素子の採り数が減少する。

【0010】他方、溝の幅を狭くした場合は刃先が溝の底に接触させるために溝部 503 の深さを浅くする必要がある。溝部 503 を浅くすると半導体ウエハーの分離部の厚みが厚くなり半導体ウエハーを正確に分離することが困難になる傾向がある。したがって、何れも正確により小さい窒化物半導体素子を形成することができないという問題があった。

【0011】より小さい窒化物半導体素子を正確に量産性よく形成させることが望まれる今日においては上記切断方法においては十分ではなく、優れた窒化物半導体素子の製造方法が求められている。窒化物半導体の結晶性を損傷することなく半導体ウエハーを正確にチップ状に分離することができれば、半導体素子の電気特性等を向上させることができる。しかも、1 枚の半導体ウエハーから多くの半導体素子を得ることができるため生産性をも向上させられる。

【0012】したがって、本発明は窒化物半導体ウエハーをより小さいチップ状に分割するに際し、切断面のクラック、チッピングの発生をより少なくする。また、窒化物半導体の結晶性を損なうことなく、かつ歩留りよく所望の形、サイズに分離された窒化物半導体素子を量産性良く形成することができる製造方法を提供することを

目的とする。

#### 【0013】

【課題を解決するための手段】本発明は、基板 101 上に窒化物半導体 102 が形成された半導体ウエハー 100 を窒化物半導体素子 110 に分割する窒化物半導体素子の製造方法である。特に、半導体ウエハー 100 は第 1 及び第 2 の主面を有し少なくとも第 1 の主面側及び／又は第 2 の主面側の基板 101 に溝部 103 を形成する工程と、溝部 103 にブレイク・ライン 104 をレーザー照射により形成する工程と、ブレイク・ライン 104 に沿って半導体ウエハーを分離する工程とを有する窒化物半導体素子の製造方法である。

【0014】本発明の請求項 2 に記載された窒化物半導体素子の製造方法は、第 1 の主面 121 が基板 101 上の一方向のみ窒化物半導体が形成された半導体ウエハー 100 の窒化物半導体積層側であり、第 2 の主面 111 は半導体ウエハーを介して対向する基板露出面側である。

【0015】本発明の請求項 3 に記載された窒化物半導体素子の製造方法は、ブレイク・ラインが基板 101 の溝部底面に形成された凹部 104 である。

【0016】本発明の請求項 4 に記載された窒化物半導体素子の製造方法は、ブレイク・ラインが基板 201 内部に形成された加工変質部 204 である。

【0017】本発明の請求項 5 に記載された窒化物半導体素子の製造方法は、ダイヤモンドスクライバー、ダイサー、エッチング装置、レーザー加工機から選択される少なくとも 1 種によって溝部 103 を形成するものである。

【0018】本発明の請求項 6 に記載された窒化物半導体素子の製造方法は、溝部 403 は第 1 の主面側 421 の予め基板 401 が露出された表面に形成されたものである。本発明の請求項 7 に記載された窒化物半導体素子の製造方法は、溝部 103 の幅が 10  $\mu\text{m}$  以上 35  $\mu\text{m}$  以下であり、溝部 103 の深さが 3.7  $\mu\text{m}$  以上 100  $\mu\text{m}$  以下である。

#### 【0019】

【発明の実施の形態】本発明者らは種々実験の結果、窒化物半導体素子を製造する場合において半導体ウエハーの特定箇所にレーザーを照射することにより、半導体特性を損傷することなく量産性に優れた窒化物半導体素子を製造することができるを見だし本発明を成すに至った。

【0020】本発明の方法による分離端面がブレイクラインに沿って平坦に形成される理由は定かではないが溝部形成に伴って溝部近傍に内部応力が生ずること及びその内部応力とブレイクラインが切断端面形状に大きく関係していると考えられる。

【0021】即ち、ダイサーやダイヤモンドスクライバーなどにより機械的に削りとられた溝部は、その溝部形

成時に内部応力が生ずる。特に、溝部の底面に沿ってダイヤモンドスクライバーによるスクライブ・ラインを形成する工程においてはスクライバーの刃先にかかる加重で溝部底以外にも広く歪みが増幅される。そのため、溝部形成後にダイヤモンドスクライバーで分離させると半導体ウエハー内に保持された応力によって所望通りの端面が形成されず、より正確に窒化物半導体ウエハーが分離できないと考えられる。

【0022】本発明はダイサーにより生じた内部応力に依存することなくレーザースクライバーにより分割に寄与する局所的な応力を発生させる。これにより端面が綺麗（平滑）であり量産性の良い窒化物半導体素子を製造することができると考えられる。また、窒化物半導体素子を分離されるためには半導体ウエハーの厚みが部分的に薄い溝部を形成させる。その溝部よりも狭いブレイク・ラインをレーザー照射により形成することで、極めて細いブレイク・ラインを所望の深さまで深く形成することができ量産性の良い窒化物半導体素子を分離できるものである。以下、本発明の製造方法例について説明する。

【0023】半導体ウエハーとして、LD (laser diode) となる構成の窒化物半導体層をスピネル基板上に形成させた。具体的には、スピネル基板上に、Ga Nのバッファ層、n型Ga Nのコンタクト層、n型Al Ga Nのクラッド層、n型Ga Nの光ガイド層、SiをドープしInの組成を変化させた多重量子井戸構造となるIn Ga Nの活性層、p型Al Ga Nのキャップ層、p型Ga Nの光ガイド層、p型Al Ga Nのクラッド層及びp型Ga Nのコンタクト層が積層されている。この半導体ウエハーのスピネル基板側をウェットエッチングにより半導体ウエハー表面に溝部を縦横に形成させる。CO<sub>2</sub>レーザーを溝部の底面に照射してスピネル基板内部に加工変質部としてブレイク・ラインを溝部に沿って縦横に形成させた。ブレイク・ラインに沿ってローラーによる加圧により窒化物半導体素子として分離させる。分離された窒化物半導体素子は何れも端面が綺麗に形成されている。以下、本発明の工程に用いられる装置などについて詳述する。

【0024】（窒化物半導体ウエハー）窒化物半導体ウエハーとしては、基板上に窒化物半導体層が形成されたものである。窒化物半導体の基板としては、サファイア、スピネル、炭化珪素、酸化亜鉛や窒化ガリウム単結晶など種々のものが挙げられるが量産性よく結晶性の良い窒化物半導体層を形成させるためにはサファイア基板、スピネル基板などが好適に用いられる。サファイア基板などは劈開性がなく極めて硬いため本発明が特に有効に働くこととなる。

【0025】窒化物半導体 ( $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{N}$ 、 $0 \leq x$ 、 $0 \leq y$ 、 $x+y \leq 1$ ) はMOCVD法やHVP E法などにより種々形成することができる。窒化物半導

体にPN接合、PIN接合、MIS接合を形成させることにより半導体素子として利用することができる。半導体の構造もホモ接合、ヘテロ接合やダブルヘテロ接合など種々選択することができる。また、半導体層を量子効果が生じる程度の薄膜とした単一量子井戸構造や多重量子井戸構造とすることもできる。

【0026】窒化物半導体はバンドギャップが比較的大きく熱に強いことから紫外から赤色系まで発光可能な発光ダイオード、DVDなどに利用可能な短波長レーザーなどの発光素子、光センサーや比較的高起電力を有する太陽電池などの受光素子、耐熱性を持つトランジスターなど種々の半導体素子として利用することができる。

【0027】基板の厚さとしてはレーザー加工機の加工精度や出力により種々選択することができるがレーザーにより大きい溝（深い溝）を形成させる場合はダイサーに比べて時間が掛かること及び長時間の加熱による部分的な破壊などの観点からレーザー加工による溝部などを大きく形成させすぎないことが好ましい。

【0028】また、ダイサーなどにより半導体ウエハーに形成される溝部としては、歩留りよく所望の形、サイズに量産性良く形成する観点から溝部の幅が $35 \mu\text{m}$ 以下が好ましく $30 \mu\text{m}$ 以下がより好ましい。更に好ましくは $25 \mu\text{m}$ 以下である。下限については特に制限はないがダイサーで形成する場合、あまり薄くし過ぎると刃先がぶれるため溝部を細くかつ深く形成しがたい傾向にある。したがって、 $10 \mu\text{m}$ 以上が好ましく、 $15 \mu\text{m}$ 以上がより好ましい。さらに、好ましくは $20 \mu\text{m}$ 以上である。また、溝部の深さは半導体ウエハーの厚みにもよるが量産性や分離のし易さから $3.7 \mu\text{m}$ 以上が好ましく、より好ましくは $4.5 \mu\text{m}$ 以上である。更に好ましくは $5.2 \mu\text{m}$ 以上である。上限値は特に制限はないが量産性を考慮して $100 \mu\text{m}$ 以下であることが望ましい。同様に、溝部が幅 $35 \mu\text{m}$ 以下深さ $5.2 \mu\text{m}$ 以上、より好ましくは幅 $30 \mu\text{m}$ 以下深さ $4.5 \mu\text{m}$ 、更に好ましくは幅 $25 \mu\text{m}$ 以下深さ $3.7 \mu\text{m}$ 以上の範囲においてはダイヤモンドスクライバーでは溝部に図6の如く半導体ウエハーの分割に寄与するスクライブ・ラインを形成することができないため本発明の効果が特に大きい。

【0029】なお、窒化物半導体ウエハーに単に溝を形成する方法としては、ウェットエッチング、ドライエッチング、ダイサー、ダイヤモンドスクライバーやレーザーの加工さらにはこれらの組合せにより形成することができる。しかしながら、ある程度の幅を持ち効率よく半導体ウエハーの厚みを部分的に薄くさせるためにはダイサーを用いることが好ましい。特に、ダイサーを用いて溝部を形成させた場合は、チップ状に分割した時の端面の綺麗さ（平滑性）の差が顕著に出る傾向にある。即ち、ダイサーを用いて溝部を形成させた後にレーザーを用いて半導体ウエハーを分離したものと、ダイサーを用

いて溝部を形成させた後にダイヤモンドスクライバーにより分離させたものとをそれぞれ比較するとレーザーにより凹部を形成させたものの方が分離端面が綺麗に形成される傾向にある。このような平滑性は、透光性絶縁層であるサファイア基板を利用した光学設計をする場合には顕著な違いとなる場合がある。

【0030】窒化物半導体が積層されたサファイア基板を分離させる場合、切断端面を量産性良く切断させるために窒化物半導体ウェハーの最も薄い分離部の厚みは100 $\mu$ m以下が好ましい。100 $\mu$ m以下だとチップングなどが少なく比較的容易に分離することができる。また、基板の厚さの下限は特に問わないが、あまり薄くすると半導体ウェハー自体が割れやすく量産性が悪くなるため30 $\mu$ m以上であることが好ましい。

【0031】窒化物半導体層が単一量子井戸構造や多重量子井戸構造などの薄膜を含む場合、レーザー照射による半導体接合や半導体層の損傷を防ぐ目的で予めレーザーが照射される窒化物半導体層をエッチングなどにより予め除去することもできる。

【0032】発光ダイオード用の窒化物半導体ウェハーとする場合、基板で通常200から500 $\mu$ mの厚みがあり、pn接合を持つ窒化物半導体層で数 $\mu$ mから数十 $\mu$ mの厚みがある。したがって、半導体ウェハーのほとんどが基板の厚みで占められることとなる。レーザーによる加工を行いやすくするために基板の厚みを研磨により薄くすることができる。このような研磨は、窒化物半導体を形成させてから薄くしても良いし薄く研磨した基板上に窒化物半導体を形成させることもできる。

【0033】なお、レーザーが照射された窒化物半導体ウェハーは、その焦点となる照射部が選択的に飛翔する或いは微視的なマイクロ・クロックの集合である加工変質部になると考えられる。また、本発明のブレイク・ラインは半導体ウェハーの溝部表面を除去しても良いし基板の溝部よりも内部側に加工変質部を形成させても良い。さらに、本発明は溝部近傍に形成されたレーザー加工によるブレイク・ラインに加えて半導体ウェハーの総膜厚の中心をレーザー加工させても良い。

【0034】（レーザー加工機）本発明に用いられるレーザー加工機としては、ブレイク・ラインとなる凹部、加工変質部などが形成可能なものであればよい。具体的には、YAGレーザー、CO<sub>2</sub>レーザーやエキシマ・レーザーなどが好適に用いられる。特に、YAGレーザーは熱の変質が少なくブレイク・ラインを形成することができる。また、CO<sub>2</sub>レーザーはパワーを上げることができるため切断能力に優れる。

【0035】レーザー加工機によって照射されるレーザーはレンズなどの光学系により所望により種々に焦点を調節させることができる。したがって、レーザー照射により半導体ウェハーの任意の焦点に窒化物半導体を損傷させることなく凹部、加工変質部などを形成させること

ができる。また、レーザーの照射面は、フィルターを通すことなどにより真円状、楕円状や矩形など所望の形状に調節させることもできる。

【0036】レーザー加工機によるブレイク・ラインの形成にはレーザー照射装置自体を移動させても良いし照射されるレーザーのみミラーなどで走査して形成させることもできる。さらには、半導体ウェハーを保持するステージを上下、左右、90度回転など種々駆動させることにより所望のブレイク・ラインを形成することもできる。以下、本発明の実施例について詳述するが実施例のみに限定されるものでないことは言うまでもない。

【0037】

【実施例】（実施例1）厚さ200 $\mu$ mであり洗浄されたサファイアを基板101としてMOCVD法を利用して窒化物半導体を積層させ窒化物半導体ウェハーを形成させた。窒化物半導体は基板を分割した後に発光素子110として働くよう多層膜として成膜させた。まず、510℃において原料ガスとしてNH<sub>3</sub>（アンモニア）ガス、TMG（トリメチルガリウム）ガス及びキャリアガスである水素ガスを流すことにより厚さ約200オングストロームのバッファー層を形成させた。

【0038】次に、TMGガスの流入を止めた後、反応装置の温度を1050℃に挙げ再びNH<sub>3</sub>（アンモニア）ガス、TMGガス、ドーパントガスとしてSiH<sub>4</sub>（シラン）ガス、キャリアガスとして水素ガスを流すことによりn型コンタクト層として働く厚さ約4 $\mu$ mのGa<sub>0.5</sub>N層を形成させた。

【0039】活性層は、一旦、キャリアガスのみとさせ反応装置の温度を800℃に保持した後、原料ガスとしてNH<sub>3</sub>（アンモニア）ガス、TMGガス、TMI（トリメチルインジウム）及びキャリアガスとして水素ガスを流すことにより厚さ約3nmのアンダーブレイクInGa<sub>0.5</sub>N層を堆積させた。

【0040】活性層上にクラッド層を形成させるため原料ガスの流入を停止し反応装置の温度を1050℃に保持した後、原料ガスとしてNH<sub>3</sub>（アンモニア）ガス、TMA（トリメチルアルミニウム）ガス、TMGガス、ドーパントガスとしてCp<sub>2</sub>Mg（シクロペンタジエリルマグネシウム）ガス及びキャリアガスとして、水素ガスを流しp型クラッド層として厚さ約0.1 $\mu$ mのGa<sub>0.5</sub>Al<sub>0.5</sub>N層を形成させた。

【0041】最後に、反応装置の温度を1050℃に維持し原料ガスとしてNH<sub>3</sub>（アンモニア）ガス、TMGガス、ドーパントガスとしてCp<sub>2</sub>Mgガス及びキャリアガスとして水素ガスを流しp型コンタクト層として厚さ約0.5 $\mu$ mのGa<sub>0.5</sub>N層を形成させた（なお、p型窒化物半導体層は400℃以上でアニール処理してある。）。

【0042】半導体ウェハーに、RIE（Reactive Ion Etching）によって窒化物半導体表面側から溝部が形成

されるサファイア基板との境界面が露出するまでエッチングさせ複数の島状窒化物半導体層が形成された半導体ウエハーを用いる。なお、エッチング時に p n 各半導体が露出するようマスクを形成させエッチング後除去させてある。また、p n 各半導体層には、電極 120 がスパッタリング法により形成されている（図 1 (A)）。

【0043】こうして形成された窒化物半導体ウエハー 100 のサファイア基板 101 を  $100\mu\text{m}$  まで研磨した後、半導体ウエハー 100 のサファイア基板面 111 が上になるように水平方向に自由駆動可能なテーブル上に真空チャックを用いて固定させた。ブレード回転数 30,000rpm、切断速度  $3\text{mm}/\text{sec}$  でステージを移動させることによりサファイア基板 101 の底面に幅約  $30\mu\text{m}$ 、深さ約  $15\mu\text{m}$  の溝を縦横に形成し溝部 103 とさせる。溝部 103 は、窒化物半導体ウエハー 100 のサファイア基板露出面側 111 から見るとエッチング面 130 と略平行に形成されておりそれぞれがその後に窒化物半導体素子となる  $300\mu\text{m}$  角の大きさに形成させてある（図 1 (B)）。

【0044】次に、ダイサーの刃先など駆動部のみレーザー（ $356\text{nm}$ ）が照射可能な YAG レーザー照射装置と入れ替えた（不示図）。窒化物半導体ウエハー 100 の固定は維持したままレーザーの焦点を窒化物半導体ウエハーの溝部 103 底面に結ばれるようレーザーの光学系を調節させる。調節したレーザー光線を  $16\text{J}/\text{cm}^2$  で照射させながらステージを移動させることにより溝部 103 の底面に沿って深さ約  $3\mu\text{m}$  の更なる溝としての凹部 104 をブレイク・ラインとして形成する（図 1 (C)）。

【0045】ブレイク・ラインに沿って、ローラー（不示図）により荷重をかけ、窒化物半導体ウエハー 100 を切断分離することができる。分離された窒化物半導体素子 110 の端面はいずれもチップングやクラックのない窒化物半導体素子を形成することができる（図 1 (D)）。

【0046】こうして形成された窒化物半導体素子である LED チップに電力を供給したところいずれも発光可能であると共に切断端面にはクラックやチップングが生じているものはほとんどなかった。また、発生していたチップングも極めて小さいものであり、歩留りは 98% 以上であった。

【0047】これにより、ブレイク・ラインの形成をレーザーで行うため、ダイヤモンドスクライバーを利用したものと異なりカッターの消耗、劣化による加工精度のバラツキ、刃先交換のために発生するコストを低減することができる。製造歩留りを高め、形状のバラツキが低減できる。特に、切り代を小さくし、半導体素子の採り数を向上させることが可能となる。

【0048】（実施例 2）実施例 1 のレーザー照射装置における焦点深さをレーザーの光学系を調整させて深く

させた以外は実施例 1 と同様にしてブレイク・ラインを形成させた。形成されたブレイク・ラインは基板 201 の表面となる溝部 203 に凹部は形成されていないが基板 201 内部に加工変質部として形成されている（図 2 (C)）。

【0049】ブレイク・ラインの形成を溝部 203 底面ではなく基板 201 内面に形成させても実施例 1 の LED チップとほぼ同様の歩留りを形成することができる。

【0050】（実施例 3）厚さ  $150\mu\text{m}$  であり洗浄されたサファイアを基板 301 として MOCVD 法を利用して窒化物半導体を積層させ窒化物半導体ウエハー 300 を形成させた。窒化物半導体は基板上に多層膜として成膜させた。まず、 $510^\circ\text{C}$  において原料ガスとして  $\text{NH}_3$ （アンモニア）ガス、TMG（トリメチルガリウム）ガス及びキャリアガスである水素ガスを流すことにより厚さ約  $200\text{\AA}$  のバッファー層を形成させた。

【0051】次に、TMG ガスの流入を止めた後、反応装置の温度を  $1050^\circ\text{C}$  に挙げ再び  $\text{NH}_3$ （アンモニア）ガス、TMG ガス、ドーパントガスとして  $\text{SiH}_4$ （シラン）ガス、キャリアガスとして水素ガスを流すことにより n 型コンタクト層として働く厚さ約  $4\mu\text{m}$  の GaN 層を形成させた。

【0052】活性層は、一旦、キャリアガスのみとさせ反応装置の温度を  $800^\circ\text{C}$  に保持した後、原料ガスとして  $\text{NH}_3$ （アンモニア）ガス、TMG ガス、TMI（トリメチルインジウム）及びキャリアガスとして水素ガスを流すことにより厚さ約  $3\text{nm}$  のアンドープ InGaP 層を堆積させた。

【0053】活性層上にクラッド層を形成させるため原料ガスの流入を停止し反応装置の温度を  $1050^\circ\text{C}$  に保持した後、原料ガスとして  $\text{NH}_3$ （アンモニア）ガス、TMA（トリメチルアルミニウム）ガス、TMG ガス、ドーパントガスとして  $\text{Cp}_2\text{Mg}$ （シクロペンタジエールマグネシウム）ガス及びキャリアガスとして、水素ガスを流し p 型クラッド層として厚さ約  $0.1\mu\text{m}$  の GaAlN 層を形成させた。

【0054】最後に、反応装置の温度を  $1050^\circ\text{C}$  に維持し原料ガスとして  $\text{NH}_3$ （アンモニア）ガス、TMG ガス、ドーパントガスとして  $\text{Cp}_2\text{Mg}$  ガス及びキャリアガスとして水素ガスを流し p 型コンタクト層として厚さ約  $0.5\mu\text{m}$  の GaN 層を形成させた（図 3 (A)）。（なお、p 型窒化物半導体層は  $400^\circ\text{C}$  以上でアニール処理してある。）

形成させた半導体ウエハー 300 を窒化物半導体が形成された表面 321 を上にして水平方向に自由移動可能なステージ上に真空チャックを用いて固定させた。ダイサー（不示図）によりブレード回転数 30,000rpm、切断速度  $3\text{mm}/\text{sec}$  で窒化物半導体積層面側 321 から基板 301 まで半導体ウエハー 300 の主面に



縦横の溝部 3 0 3 を形成させる。ダイサーにより形成された溝部 3 0 3 は、幅  $25\mu\text{m}$  であり溝部 3 0 3 の底面と窒化物半導体が形成されていないサファイア基板露出面側 3 1 1 との間隔が、 $50\mu\text{m}$  でほぼ均一になるように形成させる (図 3 (B))。

【0055】次に、ダイサーの刃先など駆動部のみレーザー ( $356\text{nm}$ ) が照射可能な YAG レーザー照射装置と入れ替えた (不示図)。窒化物半導体ウエハー 3 0 0 の固定は維持したままレーザーの光学系を調節して形成された溝部 3 0 3 底面に焦点が合うようにさせる。調節したレーザー光線を  $16\text{J}/\text{cm}^2$  で照射させながらステージを移動させることにより溝部 3 0 3 に沿って深さ約  $3\mu\text{m}$  の凹部 3 0 4 をブレイク・ラインとして形成する (図 3 (C))。

【0056】ブレイク・ラインに沿って、ローラー (不示図) により荷重を作用させ、窒化物半導体ウエハー 3 0 0 を切断分離することができる。分離された窒化物半導体素子 3 1 0 の端面はいずれもチップングやクラックのほぼない窒化物半導体素子を形成することができる (図 3 (D))。こうして形成された窒化物半導体の切断端面にはクラックやチップングが生じているものはほとんどなかった。

【0057】(実施例 4) 実施例 1 と同様にして形成させた半導体ウエハー 4 0 0 のサファイア基板 4 0 1 をさらに  $80\mu\text{m}$  まで研磨して鏡面仕上げされている。この半導体ウエハー 4 0 0 を窒化物半導体積層側 4 2 1 を上にして実施例 3 と同様のステージ (不示図) に固定配置させた (図 4 (A))。

【0058】実施例 4 においては予めエッチングされたエッチング面 4 3 0 に沿ってダイサーにより窒化物半導体積層面側 4 2 1 から幅約  $25\mu\text{m}$ 、深さ約  $10\mu\text{m}$  の溝部 4 0 3 を形成させる (図 4 (B))。

【0059】次に、ダイサーの刃先など駆動部のみレーザー ( $356\text{nm}$ ) が照射可能な YAG レーザー照射装置と入れ替えた (不示図)。窒化物半導体ウエハー 4 0 0 の固定は維持したままレーザーの光学系を調節して形成された溝部 4 0 3 底面に焦点が合うようにさせる。調節したレーザー光線を  $16\text{J}/\text{cm}^2$  で照射させながらステージを移動させることにより溝部 4 0 3 に沿って深さ約  $3\mu\text{m}$  の凹部 4 0 4 をブレイク・ラインとして形成する (図 4 (C))。

【0060】ブレイク・ラインに沿って、ローラー (不示図) により荷重を作用させ、窒化物半導体ウエハー 4 0 0 を切断分離することができる。分離された端面はいずれもチップングやクラックのほとんどない窒化物半導体素子 4 1 0 を形成することができる (図 4 (D))。

【0061】分離された窒化物半導体素子である LED チップ 4 1 0 に通電させたところ何れも発光可能であり、その端面を調べたところチップングやクラックが生じているものはほとんどなかった。歩留りは 98% 以上

であった。

【0062】(実施例 5) 実施例 1 の YAG レーザーの照射の代わりにエキシマ・レーザーを用いた以外は実施例 1 と同様にして半導体ウエハーを分離して LED チップを形成させた。実施例 1 と同様、形成された LED チップの分離端面はいずれも発光可能でありチップングやクラックのない綺麗な面を有している。

【0063】(比較例 1) レーザー加工の代わりに溝部に沿ってダイヤモンドスクライバーにより繰り返し 3 回スクライブした以外は実施例 1 と同様にして半導体ウエハーを分離させた。比較例 1 の分離された窒化物半導体素子は部分的にクラックやチップングが生じていた。また、図 7 の如き歪んだスクライブ・ラインが形成され約 75% の歩留りであった。

【0064】

【発明の効果】本発明は半導体ウエハーの基板に達する溝部を形成し、その溝部にレーザー照射によるブレイク・ラインを形成する。これにより刃先消耗等による加工精度の劣化を引き起こすことなく、より幅が狭くかつ深い溝部に、加工バラツキのない高精度のブレイク・ライン形成を可能にし、容易にかつ正確にブレイク・ラインに沿って窒化物半導体素子を分割することが可能となる。そのため、形状の揃った製品供給、及び製品歩留りの向上が可能となる。

【0065】また、レーザー照射により半導体ウエハーに対して非接触でブレイク・ラインを形成することにより、従来のようなスクライブ・カッターの劣化、交換により発生していた加工コストの低減が可能となる。

【0066】さらに、半導体層面側から基板に達する溝部を、あらかじめ窒化物半導体が除去された半導体ウエハーに形成することで、溝部形成による半導体への損傷がなく信頼性の高い素子を製造することが可能となる。

【0067】窒化物半導体積層面側の凹部をレーザー照射により形成することで、より幅の狭い溝部を形成することですむ。このため半導体ウエハーからの窒化物半導体素子の採り数を向上させることが可能となる。

【0068】

【図面の簡単な説明】

【図 1】図 1 は本発明の実施例 1 における半導体ウエハーの分離方法を示した模式的部分断面図である。

【0069】

【図 2】図 2 は本発明の実施例 2 における半導体ウエハーの分離方法を示した模式的部分断面図である。

【0070】

【図 3】図 3 は本発明の実施例 3 における半導体ウエハーの分離方法を示した模式的部分断面図である。

【0071】

【図 4】図 4 は本発明の実施例 4 における半導体ウエハーの分離方法を示した模式的部分断面図である。

【0072】

【図5】図5は本発明と比較のために示す窒化物半導体ウェハーの切断方法を示した模式的部分断面図である。

【0073】

【図6】図6は窒化物半導体ウェハーをダイヤモンドスクライバーにより切断する時の模式的部分断面図である。

【0074】

【図7】図7は本発明と比較のために示す窒化物半導体ウェハーのスクライブライン形成時に生じる歪みを示した模式的部分平面図である。

【0075】

【符号の説明】

100、200、300、400、700・・・半導体ウェハー

101、201、301、401・・・基板

102、202、402・・・島状窒化物半導体

103、203、303、403・・・基板表面に形成された溝部

104、304、404・・・溝部底面に形成した凹部によるブレイク・ライン

204・・・基板内部に形成した加工変質部によるブレイク・ライン

302・・・窒化物半導体

110、210、310、410・・・窒化物半導体素子

111、311、411・・・基板露出面側

120、220、420・・・電極

121、321、421・・・窒化物半導体積層側

130、430・・・エッチング面

10 500、600・・・半導体ウェハー

501・・・基板

502・・・窒化物半導体層

503、603・・・サファイア基板に形成した溝部

504、604・・・溝部底面に形成したスクライブ・

15 ライン

510・・・窒化物半導体素子

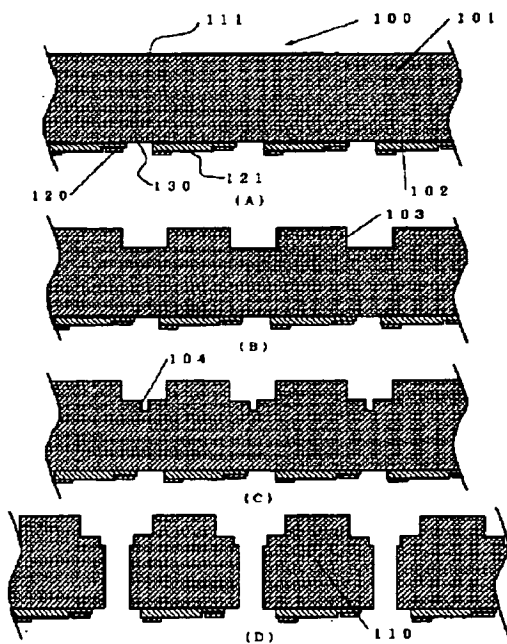
601・・・ダイヤモンドスクライバーの刃先

703・・・正常に形成されたスクライブ・ライン

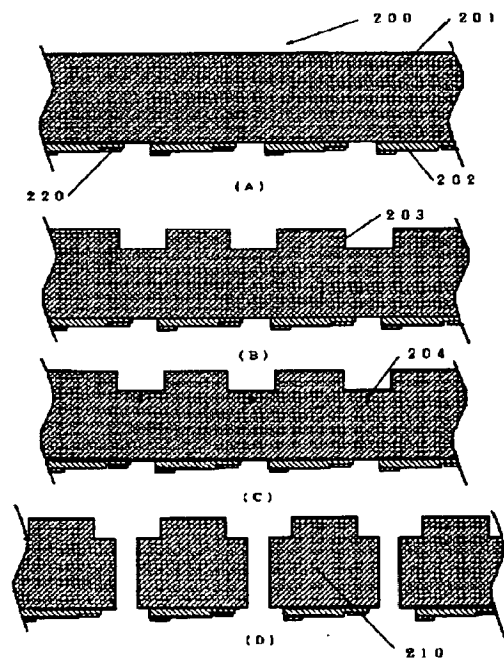
704・・・歪んで形成されたスクライブ・ライン

20

【図1】

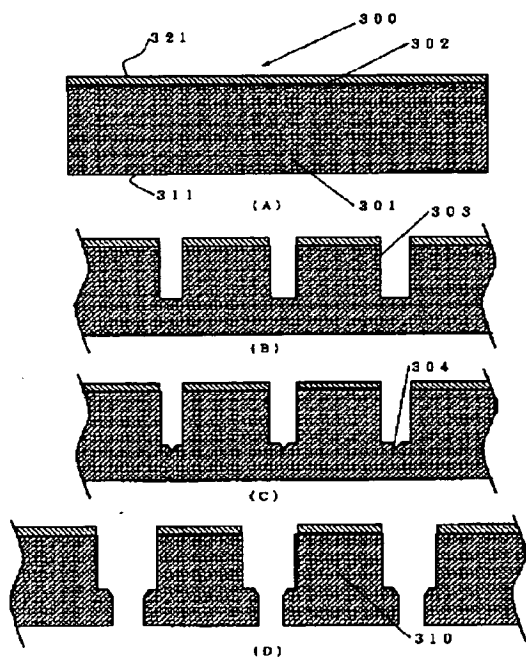


【図2】

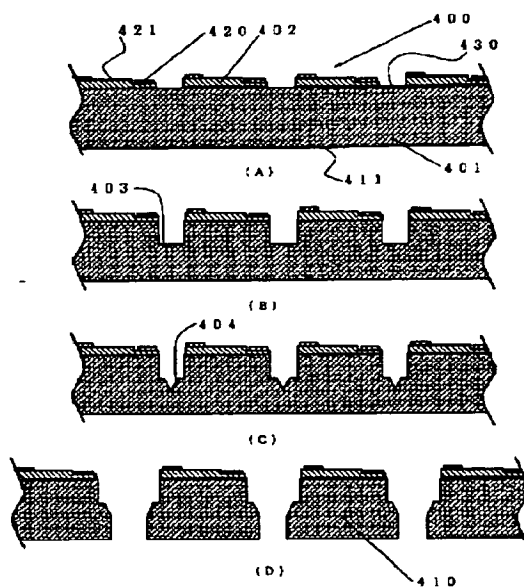


BEST AVAILABLE COPY

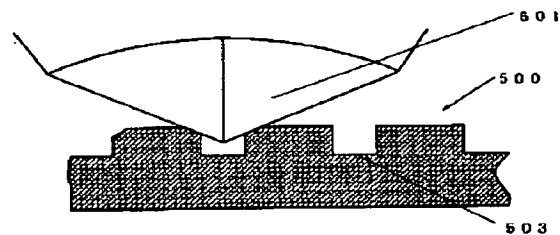
【図3】



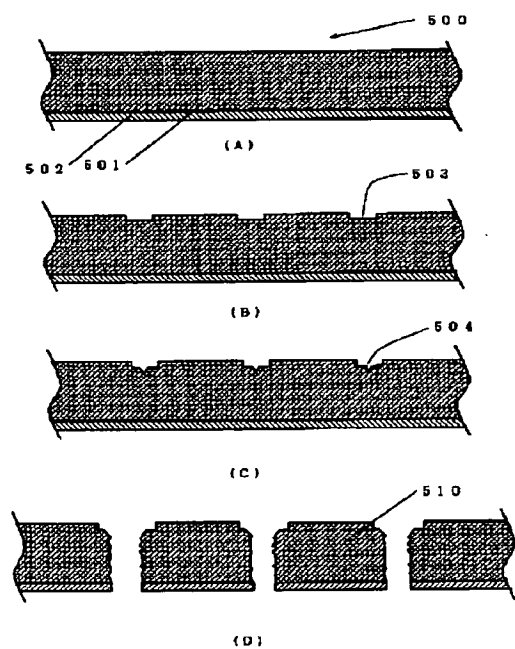
【図4】



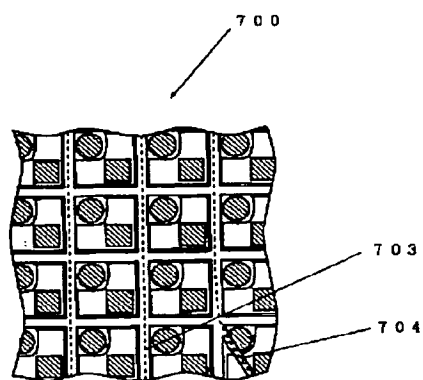
【図6】



【図5】



【図7】



BEST AVAILABLE COPY